

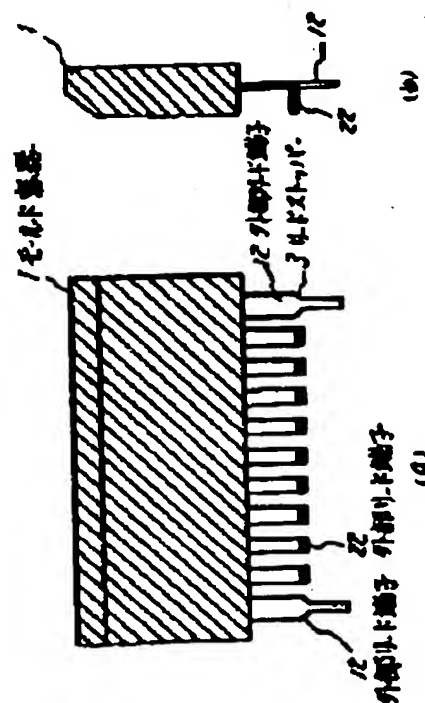
INTEGRATED CIRCUIT DEVICE

Patent number: JP61174656
Publication date: 1986-08-06
Inventor: YAMAZAKI TOYOAKI
Applicant: NIPPON ELECTRIC CO
Classification:
- international: H01L23/48
- european: H01L23/495G4B6
Application number: JP19850014737 19850129
Priority number(s): JP19850014737 19850129

Report a data error here

Abstract of JP61174656

PURPOSE: To reduce the distance between external lead terminals by a method wherein a prescribed number of external lead terminals extend straight from a surface and the other external lead terminals extending from the same surface are bent short and the portions beyond the bend are arranged in parallel with the surface. **CONSTITUTION:** A molded container 1 is provided with external lead terminals 12, 22 extending from one of its surfaces. External lead terminals 12 at both ends of the container 1, which are to be accommodated in holes provided in a printed board in a packaging process to hold the container 1, extend straight from the surface of the container 1. Other external lead terminals 22 are bent at locations where lead stoppers 3 are provided on the external lead terminals 12 for the portions beyond the bend to be parallel to the surface. It is not mandatory for the external lead terminals 12 positioned at the extreme ends of the container 1. Their number may exceed two. In this design, direct soldering to a conductor pattern provided on a printed board is possible in the packaging process.



Data supplied from the esp@cenet database - Worldwide

⑬ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 昭61-174656

⑤ Int. Cl.⁴
H 01 L 23/48

識別記号

庁内整理番号
7357-5F

⑬ 公開 昭和61年(1986)8月6日

審査請求 未請求 発明の数 1 (全3頁)

⑭ 発明の名称 集積回路装置

⑮ 特 願 昭60-14737

⑯ 出 願 昭60(1985)1月29日

⑰ 発 明 者 山 崎 豊 明 東京都港区芝5丁目33番1号 日本電気株式会社内
⑱ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号
⑲ 代 理 人 弁理士 内 原 晋

明 細 書

1. 発明の名称

集積回路装置

2. 特許請求の範囲

容器の一面から複数の外部リード端子を引き出している集積回路装置において、前記外部リード端子の所定数のものは前記一面から真っすぐに外に伸びた形状を有し、他の外部リード端子は前記外部リード端子の長さよりも短い位置で前記一面と平行な先端部を有するように曲げられている事を特徴とする集積回路装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は通常、SIP(Single Inline Package)と称される集積回路装置の外部リード端子の形状に関するものである。

〔従来の技術〕

従来、この種の集積回路装置は第2図に示す様にモールド樹脂容器1の一面から外方向へ真っすぐに伸びた形状の複数の外部リード端子2を有していた。

〔発明が解決しようとする問題点〕

上述した従来の集積回路装置では、プリント基板に実装する際にプリント基板に外部リード端子2の穴だけ穴をあけ、その穴の周りに外部リード端子と接続する為の導体パターン(以下、ランドと称す)を設けなければならなかった。

このため、外部リード端子2間の間隔、すなわちピッチは集積回路装置の形状よりもプリント基板に形成される穴の直径やランド巾、ランド間隔の合計でその最低値が決められることになる。また各々の要因について見ると、穴径はそれに挿入するリードの加工最小巾およびプリント基板の板厚によって決められ、また、ランド巾、ランド間隔は導体パターンの形成精度および実装時の半田付けの能力によって決められる。従って、外部リード端子のピッチを縮めるにも上述した点、特に

プリント基板側の要因により制約されていた。

このことは、電子装置に要求される高密度実装化を進める上で大きな欠点であった。

本発明の目的は、外部リード端子間の間隔をせはめることのできる半導体集積回路の構造を提供することにある。

〔問題点を解決するための手段〕

本発明によれば、半導体素子を収容する容器の一面から導出される複数の外部端子の所定数は導出される容器の一面から直角に導出され、他のものは直角に導出された後導出される容器の一面と先端部が並行になるように折り曲げられている集積回路装置を得る。所定数の外部端子は複数の外部端子の列の両端のものが望ましい。

〔作用〕

本発明の半導体集積回路をプリント基板に実装する際には容器の一面から直角に導出された所定数の外部端子をプリント基板の穴に固定して半導体集積回路を支持するだけで、他の外部端子はプリント基板表面の配線に直接半田付けできる。

し、モールドを支える為の外部リード端子12を除いた他の外部リード端子22に対しては穴あけが不要となり、プリント基板上に設けられた導体パターンと直接半田付けして実装することが可能となった。この穴あけが不要となった外部リード端子22に接続される導体パターンのピッチはパターン巾とパターン間隔で決められる。更に要因を見ると、パターン巾はリードの加工最小巾、またパターン間隔はパターン形成精度及び実装時の半田付けの能力により決められる。

従って、外部リード端子のピッチは従来の集積回路装置に比べ、ランド巾の分が小さくなる。あるいは板厚が厚い場合板厚の為に穴間ピッチが左右されていたがこの点も解消される。

こういったことによって、外部リード端子のピッチを大巾に縮めることができる。また、このことは電子装置の高密度実装には大変有効な手段を与えるものである。

〔発明の効果〕

このように、本発明によれば、容器の一面から

のため、プリント基板表面の配線に直接半田付けされる外部端子間の間隔はプリント基板の配線ランド間隔と半田付け能力のみで定められるので、より短い間隔で製作できる。

〔実施例〕

次に本発明について図面を参照して説明する。

第1図は本発明の一実施例を示している。モールド容器1の一面より引き出された外部リード端子12、22^{と有しいる。}は実装時にプリント基板上に加工された穴に挿入することによって支える為の両端の外部リード端子12はモールド容器1の一面から直角にまっすぐ導出されているが、他の外部リード端子22は外部リード端子12のリードストッパー3と同じ高さ所でモールド容器1の一面と平行になるように直角に曲げられている。このとき、まっすぐ導出される外部リード端子12の位置は両端になくともよいし、また2本以上あってもよい。

このように構成することにより、今までプリント基板への実装の際穴あけが必要であったのに対

導出される外部リード端子の密度の高い集積回路装置を得ることができる。

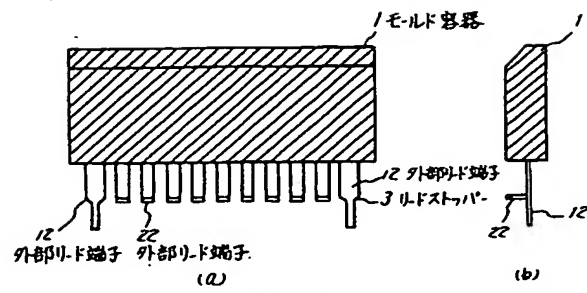
4. 図面の簡単な説明

第1図は本発明の一実施例を示す図で、同図(a)は正面図、同図(b)は側面図である。第2図は従来の集積回路装置を示す図で、同図(a)は正面図、同図(b)は側面図である。

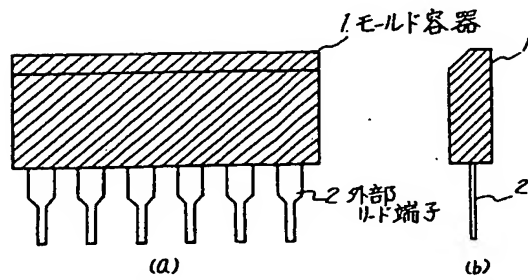
1……モールド、2, 12, 22……外部リード端子、3……リードストッパー。

代理人 弁理士 内 原 晋





第 1 図



第 2 図